

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Fumihito OHTA

GAU:

\*SERIAL NO: New Application

EXAMINER:

FILED: Herewith

FOR: FAILURE ANALYSIS METHOD, COMPRESSION THRESHOLD DERIVING METHOD, AND RECORDING MEDIUM

15639 U.S. PTO  
09/748228  
12/27/00

REQUEST FOR PRIORITY

ASSISTANT COMMISSIONER FOR PATENTS  
WASHINGTON, D.C. 20231

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number, filed, is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number, filed, is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

COUNTRY

APPLICATION NUMBER

MONTH/DAY/YEAR

Japan

11-370064

December 27, 1999

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number .  
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and  
(B) Application Serial No.(s)
  - ☐ are submitted herewith
  - ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, MCCLELLAND,  
MAIER & NEUSTADT, P.C.

Marvin J. Spivak  
Registration No. 24,913



22850

Tel. (703) 413-3000  
Fax. (703) 413-2220  
(OSMMN 10/98)

C. Irvin McClelland  
Registration Number 21,124

日 本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

639 U.S. PTO  
09/748228  
12/27/00

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
in this Office.

出 願 年 月 日  
Date of Application:

1999年12月27日

願 番 号  
Application Number:

平成11年特許願第370064号

願 人  
Applicant(s):

三菱電機株式会社

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2000年 6月 2日

特 許 庁 長 官  
Commissioner,  
Patent Office

近 藤 隆 浩

【書類名】 特許願

【整理番号】 520154JP01

【提出日】 平成11年12月27日

【あて先】 特許庁長官殿

【国際特許分類】 G01R 31/26

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社  
社内

【氏名】 太田 文人

【特許出願人】

【識別番号】 000006013

【氏名又は名称】 三菱電機株式会社

【代理人】

【識別番号】 100089233

【弁理士】

【氏名又は名称】 吉田 茂明

【選任した代理人】

【識別番号】 100088672

【弁理士】

【氏名又は名称】 吉竹 英俊

【選任した代理人】

【識別番号】 100088845

【弁理士】

【氏名又は名称】 有田 貴弘

【手数料の表示】

【予納台帳番号】 012852

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 不良解析方法、縮退閾値の導出方法および記録媒体

【特許請求の範囲】

【請求項1】 マトリックス状に配置された複数のメモリスセルのうち、電気的特性が不良の不良メモリスセルの位置に関するデータに基づいて、前記不良メモリスセルをビットを単位とする不良ビットに対応付けし、前記メモリスセルの配置に合わせてマッピングして作成されたオリジナルフェイルビットマップを用いて不良解析を行う不良解析方法であって、

(a)前記オリジナルフェイルビットマップから複数種類の縮退フェイルビットマップを作成するステップと、

(b)前記複数の縮退フェイルビットマップのそれぞれについて不良率を算出し、該不良率に基づいて不良形状を特定するステップと、を備え、

前記複数種類の縮退フェイルビットマップは、

前記オリジナルフェイルビットマップを複数の大きさの異なる縮退エリアに基づいて区分し、前記縮退エリアに相当する大きさのピクセルが配列された形態に変換するとともに、前記不良ビットが存在する前記ピクセルを不良ピクセルとして作成され、

前記不良率は、

所定領域に占める前記不良ピクセルの割合で規定される、不良解析方法。

【請求項2】 マトリックス状に配置された複数のメモリスセルのうち、電気的特性が不良の不良メモリスセルの位置に関するデータに基づいて、前記不良メモリスセルをビットを単位とする不良ビットに対応付けし、前記メモリスセルの配置に合わせてマッピングして作成されたオリジナルフェイルビットマップを用いて不良解析を行う不良解析方法であって、

(a)前記オリジナルフェイルビットマップから複数種類の縮退フェイルビットマップを作成するステップと、

(b)前記複数の縮退フェイルビットマップのそれぞれについて不良率を算出し、該不良率に基づいて不良形状を特定するステップと、を備え、

前記複数種類の縮退フェイルビットマップは、

前記オリジナルフェイルビットマップを、所定の縮退エリアに基づいて区分し、前記縮退エリアに相当する大きさのピクセルが配列された形態に変換するとともに、前記ピクセル内の前記不良ビットの個数で規定される複数の縮退閾値に基づいて、前記ピクセルの不良判定を行い、前記縮退閾値に合致する個数の前記不良ビットが存在する前記ピクセルを不良ピクセルとして作成され、

前記不良率は、

所定領域に占める前記不良ピクセルの割合で規定される、不良解析方法。

【請求項3】 マトリックス状に配置された複数のメモリセルのうち、電気的特性が不良の不良メモリセルの位置に関するデータに基づいて、前記不良メモリセルをビットを単位とする不良ビットに対応付けし、前記メモリセルの配置に合わせてマッピングして作成されたオリジナルフェイルビットマップを用いて不良解析を行う不良解析方法であって、

(a)前記オリジナルフェイルビットマップから複数種類の縮退フェイルビットマップを作成するステップと、

(b)前記複数の縮退フェイルビットマップのそれぞれについて不良率を算出し、該不良率に基づいて不良形状を特定するステップと、を備え、

前記複数種類の縮退フェイルビットマップは、

前記オリジナルフェイルビットマップを、複数の大きさの異なる縮退エリアに基づいて区分し、前記縮退エリアに相当する大きさのピクセルが配列された形態に変換するとともに、前記ピクセル内の前記不良ビットの個数で規定される複数の縮退閾値に基づいて、前記ピクセルの不良判定を行い、前記縮退閾値に合致する個数以上の前記不良ビットが存在する前記ピクセルを不良ピクセルとして作成され、

前記不良率は、

所定領域に占める前記不良ピクセルの割合で規定される、不良解析方法。

【請求項4】 前記ステップ(b)は、

(b-1)前記縮退フェイルビットマップの1つについての前記不良率を基準不良率とし、少なくとも、予め設定された不良形状を特定する所定の不良率と前記基準不良率とを照合して不良形状を推定するステップと、

(b-2)前記基準不良率を分母として、残りの前記縮退フェイルビットマップの前記不良率を規格化した値を、それぞれ不良形状判定の指標値とするステップと、

(b-3)前記それぞれの指標値を、予め設定された不良形状判定ルールと照合し、その結果と、前記ステップ(b-1)での不良形状の推定結果とを合わせて不良形状を特定するステップとを有する、請求項1ないし請求項3の何れかに記載の不良解析方法。

【請求項5】 前記ステップ(b)は、

前記所定領域における前記不良ピクセルと、前記所定領域外の前記不良ピクセルとの隣接の有無を判定するステップをさらに有し、

前記ステップ(b-1)は、

前記所定の不良率と前記基準不良率との照合結果と、前記隣接の有無の判定結果に基づいて不良形状を推定することを特徴とする、請求項4記載の不良解析方法。

【請求項6】 請求項1ないし請求項5記載の何れかに記載の不良解析方法をコンピュータに実行させるためのプログラムが記録されている、コンピュータ読み取り可能な記録媒体。

【請求項7】 マトリックス状に配置された複数のメモリセルのうち、電気的特性が不良の不良メモリセルの位置に関するデータに基づいて、前記不良メモリセルをビットを単位とする不良ビットに変換し、前記メモリセルの配置に合わせてマッピングして作成されたオリジナルフェイルビットマップを用いて不良解析を行う不良解析方法に使用される縮退閾値の導出方法であって、

(a)前記オリジナルフェイルビットマップを、所定の縮退エリアに基づいて区分し、前記縮退エリアに相当する大きさのピクセルが配列された形態に変換するステップと、

(b)前記ピクセル内の前記不良ビットの個数を前記ピクセルごとに計数するステップと、

(c)前記ピクセル内の前記不良ビットの個数に対する前記ピクセルの個数で表される前記不良ビットの存在特性を取得し、該存在特性に基づいて前記縮退閾値

を算出するステップとを備える縮退閾値の導出方法。

【請求項8】 前記ステップ(c)は、

前記不良ビットの存在特性において、前記不良ビットの個数が1個の場合からそのピクセル数を数え、前記ピクセル数が極小値に最初に達した際の前記不良ビットの個数を縮退閾値とするステップを有する、請求項7記載の縮退閾値の導出方法。

【請求項9】 請求項7および請求項8記載の縮退閾値の導出方法をコンピュータに実行させるためのプログラムが記録されている、コンピュータ読み取り可能な記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は半導体装置の不良解析に関し、特に、複数のメモリセルを有する半導体装置のウェハ上での不良解析方法および、そのプログラムを記録した記録媒体と、縮退閾値の導出方法および、そのプログラムを記録した記録媒体に関する。

【0002】

【従来の技術】

複数のメモリセル（一般にマトリックス状に配置されている）を有する半導体装置の不良解析をウェハ上で行う方法として、テスト（「LSIテストと称）を用いる方法が知られている。この方法は、ウェハ内の全てのメモリセルに対して電気的特性に関するテストを行い、その結果検出された不良メモリセルの位置座標を、行方向に沿ったx座標および列方向に沿ったy座標で規定される座標領域内にビットマップ（一般にフェイルビットマップ：FBMと称）の形式で表示し、このFBMの不良パターンから不良原因を推定するものである。

【0003】

通常、FBMを用いて不良原因を推定するためには、まず不良形状を認識（特定）し、その形状からブロック不良、ライン不良、ビット不良等に分類する処理を行っている。

【0004】



ここで、ブロック不良とは、ワード線やビット線以外の信号線であって、複数のメモリセルに共通する信号線に異常があった場合に主として発生し、当該信号線に共通に接続されるメモリセルが不良となり、不良ビットが密集した形状を呈する。

#### 【0005】

ライン不良とは、ワード線あるいはビット線に異常があった場合に主として発生し、ワード線あるいはビット線に接続される一連のメモリセルが不良となり、不良ビットが列方向あるいは行方向に並んだ形状を呈する。

#### 【0006】

また、ビット不良は個々のメモリセルに異常がある場合に発生し、不良ビットが点在する形状を呈する。

#### 【0007】

従来、このFBMの形状認識処理は、一旦、所定の規則に従ってFBMを縮退させ、その縮退したFBMで大まかな形状認識処理を行って、ブロック不良、ライン不良、ビット不良等に分類し、その後、認識した不良エリアに対して1ビットレベルの認識を行って、不良の詳細形状（不良サイズ等）を認識する方法を採っていた。

#### 【0008】

ここで、縮退させるとは、例えば、FBMを所定のエリア、例えばx座標8ビット×y座標8ビットの計64ビットごとに区切り、その中に1ビット以上の不良ビットがあれば、その64ビットを1不良ピクセルに変換し、逆に、64ビットの領域の中に不良ビットが皆無であれば、その64ビットを1パスピクセルに変換する動作を指す。この例の場合はFBMを8×8ビットで縮退したと呼称する。なお、上記所定のエリアを縮退エリアと呼称する。

#### 【0009】

しかし、この方法では不良密度の変化で縮退率により認識形状が変わり、誤認識の発生するという問題点があった。

#### 【0010】

例えば、 $x \times y = 32 \text{ ビット} \times 32 \text{ ビット}$ の大きさを有するFBMにおいて、

図 21 に示すように、図に向かって左側に偏って不良ビット FB が点在する場合を想定する。ここで、図 21 のように縮退前の FBM をオリジナルの FBM と呼称する。

#### 【0011】

図 21 に示すオリジナルの FBM を、 $8 \times 8$  ビットの縮退エリアで区分し、縮退すると、 $4 \times 4$  のピクセルマトリックスに区分され、図 20 に示すように、ピクセルマトリックスの左側 1 列が全て不良ピクセル FP となり、ライン不良を示す。

#### 【0012】

しかし、オリジナルの FBM を  $2 \times 2$  ビットで縮退すると、 $16 \times 16$  のピクセルマトリックスに区分され、図 21 に示すように、不良ピクセル FP が点在してビット不良を示すことになる。

#### 【0013】

##### 【発明が解決しようとする課題】

本発明は上記のような問題点を解消するためになされたもので、不良形状の誤認を防止して、不良形状を高精度で認識、分類できる不良解析方法および、そのプログラムを記録した記録媒体と、不良解析方法に使用される縮退閾値の導出方法および、そのプログラムを記録した記録媒体を提供することを目的とする。

#### 【0014】

##### 【課題を解決するための手段】

本発明に係る請求項 1 記載の不良解析方法は、マトリックス状に配置された複数のメモリセルのうち、電気的特性が不良の不良メモリセルの位置に関するデータに基づいて、前記不良メモリセルをビットを単位とする不良ビットに対応付けし、前記メモリセルの配置に合わせてマッピングして作成されたオリジナルフェイルビットマップを用いて不良解析を行う不良解析方法であって、前記オリジナルフェイルビットマップから複数種類の縮退フェイルビットマップを作成するステップ(a)と、前記複数の縮退フェイルビットマップのそれぞれについて不良率を算出し、該不良率に基づいて不良形状を特定するステップ(b)とを備え、前記複数種類の縮退フェイルビットマップは、前記オリジナルフェイルビットマップ

を複数の大きさの異なる縮退エリアに基づいて区分し、前記縮退エリアに相当する大きさのピクセルが配列された形態に変換するとともに、前記不良ビットが存在する前記ピクセルを不良ピクセルとして作成され、前記不良率は、所定領域に占める前記不良ピクセルの割合で規定される。

【0015】

本発明に係る請求項2記載の不良解析方法は、マトリックス状に配置された複数のメモリスセルのうち、電気的特性が不良の不良メモリスセルの位置に関するデータに基づいて、前記不良メモリスセルをビットを単位とする不良ビットに対応付けし、前記メモリスセルの配置に合わせてマッピングして作成されたオリジナルフェイルビットマップを用いて不良解析を行う不良解析方法であって、前記オリジナルフェイルビットマップから複数種類の縮退フェイルビットマップを作成するステップ(a)と、前記複数の縮退フェイルビットマップのそれぞれについて不良率を算出し、該不良率に基づいて不良形状を特定するステップ(b)とを備え、前記複数種類の縮退フェイルビットマップは、前記オリジナルフェイルビットマップを、所定の縮退エリアに基づいて区分し、前記縮退エリアに相当する大きさのピクセルが配列された形態に変換するとともに、前記ピクセル内の前記不良ビットの個数で規定される複数の縮退閾値に基づいて、前記ピクセルの不良判定を行い、前記縮退閾値に合致する個数の前記不良ビットが存在する前記ピクセルを不良ピクセルとして作成され、前記不良率は、所定領域に占める前記不良ピクセルの割合で規定される。

【0016】

本発明に係る請求項3記載の不良解析方法は、マトリックス状に配置された複数のメモリスセルのうち、電気的特性が不良の不良メモリスセルの位置に関するデータに基づいて、前記不良メモリスセルをビットを単位とする不良ビットに対応付けし、前記メモリスセルの配置に合わせてマッピングして作成されたオリジナルフェイルビットマップを用いて不良解析を行う不良解析方法であって、前記オリジナルフェイルビットマップから複数種類の縮退フェイルビットマップを作成するステップ(a)と、前記複数の縮退フェイルビットマップのそれぞれについて不良率を算出し、該不良率に基づいて不良形状を特定するステップ(b)とを備え、前記

複数種類の縮退フェイルビットマップは、前記オリジナルフェイルビットマップを、複数の大きさの異なる縮退エリアに基づいて区分し、前記縮退エリアに相当する大きさのピクセルが配列された形態に変換するとともに、前記ピクセル内の前記不良ビットの個数で規定される複数の縮退閾値に基づいて、前記ピクセルの不良判定を行い、前記縮退閾値に合致する個数以上の前記不良ビットが存在する前記ピクセルを不良ピクセルとして作成され、前記不良率は、所定領域に占める前記不良ピクセルの割合で規定される。

## 【0017】

本発明に係る請求項4記載の不良解析方法は、前記ステップ(b)が、前記縮退フェイルビットマップの1つについての前記不良率を基準不良率とし、少なくとも、予め設定された不良形状を特定する所定の不良率と前記基準不良率とを照合して不良形状を推定するステップ(b-1)と、前記基準不良率を分母として、残りの前記縮退フェイルビットマップの前記不良率を規格化した値を、それぞれ不良形状判定の指標値とするステップ(b-2)と、前記それぞれの指標値を、予め設定された不良形状判定ルールと照合し、その結果と、前記ステップ(b-1)での不良形状の推定結果とを合わせて不良形状を特定するステップ(b-3)とを有している。

## 【0018】

本発明に係る請求項5記載の不良解析方法は、前記ステップ(b)が、前記所定領域における前記不良ピクセルと、前記所定領域外の前記不良ピクセルとの隣接の有無を判定するステップをさらに有し、前記ステップ(b-1)は、前記所定の不良率と前記基準不良率との照合結果と、前記隣接の有無の判定結果に基づいて不良形状を推定するものである。

## 【0019】

本発明に係る請求項6記載の記録媒体は、請求項1ないし請求項5記載の何れかに記載の不良解析方法をコンピュータに実行させるためのプログラムが記録されている、コンピュータ読み取り可能な記録媒体である。

## 【0020】

本発明に係る請求項7記載の縮退閾値の導出方法は、マトリックス状に配置さ

れた複数のメモリセルのうち、電気的特性が不良の不良メモリセルの位置に関するデータに基づいて、前記不良メモリセルをビットを単位とする不良ビットに変換し、前記メモリセルの配置に合わせてマッピングして作成されたオリジナルフェイルビットマップを用いて不良解析を行う不良解析方法に使用される縮退閾値の導出方法であって、前記オリジナルフェイルビットマップを、所定の縮退エリアに基づいて区分し、前記縮退エリアに相当する大きさのピクセルが配列された形態に変換するステップ(a)と、前記ピクセル内の前記不良ビットの個数を前記ピクセルごとに計数するステップ(b)と、前記ピクセル内の前記不良ビットの個数に対する前記ピクセルの個数で表される前記不良ビットの存在特性を取得し、該存在特性に基づいて前記縮退閾値を算出するステップ(c)とを備えている。

#### 【0021】

本発明に係る請求項8記載の縮退閾値の導出方法は、前記ステップ(c)が、前記不良ビットの存在特性において、前記不良ビットの個数が1個の場合からそのピクセル数を数え、前記ピクセル数が極小値に最初に達した際の前記不良ビットの個数を縮退閾値とするステップを有している。

#### 【0022】

本発明に係る請求項9記載の記録媒体は、請求項7および請求項8記載の縮退閾値の導出方法をコンピュータに実行させるためのプログラムが記録されているコンピュータ読み取り可能な記録媒体である。

#### 【0023】

##### 【発明の実施の形態】

図1に本発明に係る不良解析方法を実行するためのシステム構成を示す。図1において、ウェハ上に形成される複数の半導体装置の全てのメモリセルに対して電気的特性に関するテストを行うLSIテスト1が、インターフェース3を介してデータ解析用EWS(Engineering Work Station)2に接続されている。

#### 【0024】

データ解析用EWS2は、LSIテスト1においてテストを行った結果のデータを取り込んで処理するための装置であり、本発明に係る不良解析方法はこの装置において実行される。

【0025】

＜A. 実施の形態1＞

図2は本発明に係る不良解析方法の実施の形態1を説明するフローチャートであり、図3は本実施の形態における不良解析方法を実行する際の不良形状の認識ルールの一例を示す図である。

【0026】

＜A-1. 認識ルール＞

まず、図3を用いて不良形状の認識ルールについて説明する。

図3において、項目13は縮退条件の設定項目であり、本例では縮退条件として縮退エリアを変更する例を示しており、FBM-A（8×8ビット）、FBM-B（1×32ビット）、FBM-C（32×1ビット）の3種類が設定されている。

【0027】

項目14は認識対象の不良名の設定項目であり、ここに、ブロック不良、ライン不良、ビット不良等の名称が設定される。本例ではブロック不良が設定されている。以後の項目15～21は、ライン不良およびビット不良の認識においても設定される項目であり、図3においてはブロック不良を例にとりて説明する。

【0028】

項目15は不良解析動作（スキャンと呼称）の対象（スキャン対象）となる縮退FBM名の設定項目であり、本例ではFBM-Aが選択されている。

【0029】

項目16は各認識対象不良の認識順序の設定項目であり、本例ではブロック不良を1番目に認識する設定となっている。

【0030】

項目17は認識対象不良の不良サイズの最大値の設定項目であり、行（x）および列（y）の総ビット数で表され、本例では32×32ビット（32行32列を意味する）に設定されている。

【0031】

項目18は認識対象不良の認識判定のための不良率の設定項目であり、本例で

は不良率が100%の場合に不良と判定するように設定されている。

【0032】

項目19は認識対象不良の隣接の可否の設定項目であり、本例では隣接を可とするように設定されている。

【0033】

ここで、認識対象不良の隣接とは不良サイズで規定される領域の外部において不良ピクセルが隣接して存在している状態を示している。

【0034】

項目20は1ステップあたりのスキャン領域(スキャンサイズ)の設定項目であり、行(x)および列(y)の総ビット数で表され、本例では32×32ビットに設定されている。

【0035】

項目21はスキャン対象縮退FBM以外、すなわちFBM-Aの縮退エリア以外で縮退させた、他の縮退FBMについての規格化された不良率に基づく不良形状判定ルールの設定項目であり、FBM-BおよびFBM-Cの縮退エリアで縮退させた場合の規格化された不良率によって、ブロック不良(NORMAL)、x方向に配列されたライン不良(X-Line)、y方向に配列されたライン不良(Y-Line)の何れであるかを判定する。

【0036】

例えば、FBM-BおよびFBM-Cの縮退エリアで縮退させた場合の規格化された不良率が、共に0.75~1.25の範囲にあるときはブロック不良と判定され、FBM-BおよびFBM-Cの縮退エリアで縮退させた場合の規格化された不良率が、それぞれ0~0.5および0.75~1.25の範囲にあるときはx方向のライン不良と判定され、FBM-BおよびFBM-Cの縮退エリアで縮退させた場合の規格化された不良率が、それぞれ0.75~1.25および0~0.5の範囲にあるときはy方向のライン不良と判定される。

【0037】

<A-2. 解析動作>

次に、図2を用いて、図3および図4~図7を参照しながら不良解析動作につ

いて説明する。なお、図4は、図1に示したLSIテスト1で検出された不良メモリセルの位置に関するデータを、 $x \times y = 32 \text{ ビット} \times 32 \text{ ビット}$ で区分された領域にマッピングしたオリジナルFBMを示す図であり、メモリセル領域の異なる場所での不良パターンを、図4 (A)、(B)、(C)にオリジナルFBM 22A、FBM 22B、FBM 22Cとして示す。

## 【0038】

なお、実際のメモリセルの個数は、メガビットあるいはギガビットと膨大であり、オリジナルFBMを作成するための領域は上述した $32 \text{ ビット} \times 32 \text{ ビット}$ よりも遙かに大きいことは言うまでもない。

## 【0039】

図4 (A) に示すオリジナルFBM 22Aは、殆どが不良ビットであり、不良ビットを塗り潰して示すと、図面的には正常なメモリセルを表す正常ビットNBが空白部分として点在する図となる。

## 【0040】

図4 (B) に示すオリジナルFBM 22Bは、不良ビットがy方向に1列に連なった不良ビット列FBLがx方向に3ビット間隔で複数存在するパターンとなっている。

## 【0041】

また、図4 (C) に示すオリジナルFBM 22Cは、不良ビットがx方向に1列に連なった不良ビット列FBLがy方向に3ビット間隔で複数存在するパターンとなっている。

## 【0042】

以下においては、このオリジナルFBM 22A、22B、22Cについてのデータの解析動作を説明する。

## 【0043】

図2において、不良形状認識を開始すると、まず、半導体装置の種類に合わせて設定された図3に示す認識ルールを読み込む(ステップST1)。

## 【0044】

次に、図4 (A) ~ (C) に示すオリジナルFBM 22A、22B、22Cを



、それぞれ認識ルールの設定項目13（縮退エリア）に設定された複数の縮退エリアの数値に基づいて縮退させ、複数の縮退FBMを作成する（ステップST2）。なお、オリジナルFBM22A、FBM22B、FBM22Cは不良形状認識の開始前に作成しておく。

# 【0045】

ここで、図5（A）～（C）には、オリジナルFBM22A、22B、22CをFBM-Aの縮退エリア（8×8ビット）で区分し、縮退閾値1ビット（認識ルールには示さず）に基づいて縮退させた縮退FBM23A、23B、23Cをそれぞれ示す。

# 【0046】

図4（A）～（C）に示すオリジナルFBM22A、22B、22Cを8×8ビット（64ビット）ごとのエリアに縮退すると、何れのFBMにおいても各エリアには必ず不良ビットが存在するので、全てのエリアが不良ピクセルとなり、不良ピクセルを塗り潰して示すと、図面的には図5（A）～（C）に示すように全領域が塗り潰された図となる。

# 【0047】

また、図6（A）～（C）には、オリジナルFBM22A、22B、22CをFBM-Bの縮退エリア（1×32ビット）で区分し、縮退閾値1ビット（認識ルールには示さず）に基づいて縮退させた縮退FBM24A、24B、24Cをそれぞれ示す。

# 【0048】

図4（A）～（C）に示すオリジナルFBM22A、22B、22Cをx方向に1ビット、y方向に32ビットの1×32ビットごとのエリアに縮退すると、オリジナルFBM22Aおよび22Cにおいては、各エリアには必ず不良ビットが存在するので、全てのエリアが不良ピクセルとなり、不良ピクセルを塗り潰して示すと、図面的には図6（A）および図6（C）に示すように全領域が塗り潰された図となる。しかし、オリジナルFBM22Bにおいては、不良ビット列FBLに対応するエリアのみがストライプ状の不良ピクセルFPLとなり、図面的には図6（B）に示すように不良ピクセルFPLがx方向に3ビット間隔で複数

存在するパターンとなる。

【0049】

また、図7 (A) ~ (C) には、オリジナルFBM22A、22B、22CをFBM-Cの縮退エリア(32×1ビット)で区分し、縮退閾値1ビット(認識ルールには示さず)に基づいて縮退させた縮退FBM25A、25B、25Cをそれぞれ示す。

【0050】

図4 (A) ~ (C) に示すオリジナルFBM22A、22B、22Cをx方向に32ビット、y方向に1ビットの32×1ビットごとのエリアに縮退すると、オリジナルFBM22Aおよび22Bにおいては、各エリアには必ず不良ビットが存在するので、全てのエリアが不良ピクセルとなり、不良ピクセルを塗り潰して示すと、図面的には図7 (A) および図7 (B) に示すように全領域が塗り潰された図となる。しかし、オリジナルFBM22Cにおいては、不良ビット列FBLに対応するエリアのみがストライプ状の不良ピクセルFPLとなり、図面的には図7 (C) に示すように不良ピクセルFPLがy方向に3ビット間隔で複数存在するパターンとなる。

【0051】

次に、認識ルールの設定項目16(認識対象不良の認識順序)での設定に基づいて認識対象不良として、1番目にブロック不良(A-Block-Fail)を選択する(ステップST3)。

【0052】

その後、認識ルールの設定項目15(スキャン対象縮退FBM名)での設定に基づいてFBM-Aの縮退エリアで縮退させた縮退FBM23A、23B、23Cを選択し、設定項目17(不良サイズ)での設定に基づいて、縮退FBM23A、23B、23Cの領域のうち、32×32ビットの領域を選択する(ステップST4)。

【0053】

なお、本例では設定項目20で設定されたスキャンサイズも32×32ビットであるので不良サイズと一致しているが、不良サイズはスキャンサイズと一致す

るとは限らない。

【0054】

次に、ステップST4において選択した領域内の不良率を計算する（ステップST5）。

【0055】

不良率は縮退FBMにおける不良ピクセル数を設定項目17で設定した不良サイズに合致するピクセル数で割った値のパーセンテージであり、図5（A）～（C）に示す縮退FBM23A、23B、23Cにおいては、不良ピクセル数は16ピクセルであり、不良サイズに合致するピクセル数も16ピクセルであるので、不良率は100%となる。

【0056】

そして、設定項目18において設定した不良率（100%）と、設定項目19（認識対象不良の隣接の可否）での設定（隣接可）に基づいて、ステップST4において選択した領域内の不良ピクセルを判定し、両判定条件を満たしている場合は、上記領域内の不良ピクセルを認識対象不良、すなわちブロック不良として認識（推定）し、次のステップST7に進み、満たしていない場合はステップST9に進む（ステップST6）。

【0057】

ここで、図5（A）～（C）に示す縮退FBM23A、23B、23Cの不良率はどれも100%であり、設定項目18において設定した不良率を満たしており、また設定項目19においては隣接可が設定されているのでブロック不良として認識（推定）し、ステップST7に進む。

【0058】

ステップST7では、FBM-Aの縮退エリア以外で縮退させた、他の縮退FBMについても、ステップST4において選択した領域内での不良率を計算し、ステップST5で計算した不良率で規格化する。

【0059】

ここで、図6（A）および図6（C）に示す縮退FBM24Aおよび24Cにおいては、不良ピクセル数は32ピクセルであり、 $32 \times 32$ ビットの領域内の

全ピクセル数も32ピクセルであるので、不良率は100%となり、ステップST5で計算した縮退FBM23Aおよび23Cの不良率100%で規格化すると、共に1となる。

## 【0060】

図6(B)に示す縮退FBM24Bにおいては、不良ピクセル数は8ピクセルであり、全ピクセル数は32ピクセルであるので、不良率は25%となり、縮退FBM23Bの不良率100%で規格化すると、0.25となる。

## 【0061】

また、図7(A)および図7(B)に示す縮退FBM25Aおよび25Bにおいては、不良ピクセル数は32ピクセルであり、 $32 \times 32$ ビットの領域内の全ピクセル数も32ピクセルであるので、不良率は100%となり、ステップST5で計算した縮退FBM23Aおよび23Bの不良率100%で規格化すると、共に1となる。図7(C)に示す縮退FBM25Cにおいては、不良ピクセル数は8ピクセルであり、 $32 \times 32$ ビットの領域内の全ピクセル数は32ピクセルであるので、不良率は25%となり、縮退FBM23Cの不良率100%で規格化すると、0.25となる。

## 【0062】

次に、図3に示す認識ルールの設定項目21(FBM-Aの縮退エリア以外で縮退させた、他の縮退FBMについての不良率に基づく不良形状判定ルール)に基づいて、これまでに認識した不良を再認識する(ステップST8)。

## 【0063】

すなわち、図4(A)に示すオリジナルFBM22Aは、FBM-BおよびFBM-Cの縮退エリアで縮退させた場合の規格化された不良率は、何れも1であるので、設定項目21におけるFBM-BおよびFBM-Cの規格化された不良率による判定ルールに基づけば、ブロック不良(NORMAL)として再認識(特定)されることになる。

## 【0064】

また、図4(B)に示すオリジナルFBM22Bは、FBM-BおよびFBM-Cの縮退エリアで縮退させた場合の規格化された不良率は、それぞれ0.25

および1であるので、x方向に配列されたライン不良(X-Line)として再認識(特定)される。

【0065】

また、図4(C)に示すオリジナルFBM22Cは、FBM-BおよびFBM-Cの縮退エリアで縮退させた場合の規格化された不良率は、それぞれ1および0.25であるので、y方向に配列されたライン不良(Y-Line)として再認識(特定)される。

【0066】

次に、ステップST9において、半導体装置内に未スキャン領域が残っているか否かを判定し、残っていれば次のスキャン領域(ここでは設定項目20で設定された32×32ビットの広さを有する)を選択し、ステップST5以降の動作を繰り返す(ステップST12)。もし、半導体装置内のスキャンが全て完了していれば、ステップST10に進む。

【0067】

次に、ステップST10において、図3に示す認識ルールに設定された認識対象不良のうち、未選択の認識対象不良が存在するか否かを判定し、残っていれば次の認識対象不良を選択し、ステップST4以降の動作を繰り返す(ステップST13)。もし、半導体装置内のスキャンが全て完了していれば、ステップST11に進む。なお、図3に示す認識ルールでは、ブロック不良(A-Block-Fail)に次いで、ライン不良(B-line-Fail)を認識対象不良とする設定になっているので、ライン不良についても、設定項目15～21に基づいてステップST4以降の動作を繰り返すことになる。

【0068】

そして、ステップST11において、ステップST3～ST10の動作(粗認識動作)で認識された領域を、1ビットレベルでスキャンし、実際の不良サイズおよび不良ビット数等の詳細情報を取得することで、1の半導体装置内での不良形状認識を終了する。

【0069】

なお、ウェハ上には通常、複数の半導体装置が形成されるので、各半導体装置

においてステップST3～ST11の動作を行うことになる。

【0070】

#### <A-3. 作用効果>

以上説明した実施の形態1の不良解析方法によれば、縮退条件として、縮退エリアの異なる複数の縮退FBMを作成し、それぞれの不良率に基づいて不良形状を判定するので、1種類の縮退条件で形成された縮退FBMの不良率だけで不良形状を判定する場合に比べて、より多くの種類の不良形状を特定でき、不良形状の分類の精度が向上する。

【0071】

#### <B. 実施の形態2>

図8は本発明に係る不良解析方法の実施の形態2を説明するフローチャートであり、図9は本実施の形態における不良解析方法を実行する際の不良形状の認識ルールの一例を示す図である。

【0072】

#### <B-1. 認識ルール>

まず、図9を用いて不良形状の認識ルールについて説明する。

図9において、項目26および項目27は縮退条件の設定項目であり、本例では縮退条件の1つである縮退閾値を変更する例を示しており、設定項目26で示すように縮退エリアが8×8ビットの1種類だけであるのに対し、縮退閾値として、設定項目27にFBM-A（1ビット）、FBM-B（5ビット）の2種類の縮退閾値が設定されている。

【0073】

ここで、縮退閾値とは所定の縮退エリア（ピクセル）をバスピクセルとするか、不良ピクセルとするかを定める指標値であり、所定の縮退エリアの中に存在する不良ビットの個数として設定される。例えば、縮退閾値が1ビットの場合、縮退エリアの中に1以上不良ビットがあれば、それは不良ピクセルとなる。

【0074】

なお、図3を用いて説明した実施の形態1における不良解析方法を実行する際の不良形状の認識ルールと同じ設定項目については同じ符号を付している。以下

、各設定項目の設定内容について列挙する。

【0075】

設定項目14（認識対象の不良名）においてはライン不良が設定され、図8においてはライン不良を例にとって説明する。

設定項目15（スキャン対象縮退FBM名）においては、FBM-Aが選択されている。

設定項目16（各認識対象不良の認識順序）においては、ライン不良が1番目に認識される設定となっている。

設定項目17（認識対象不良の不良サイズ）においては、 $8 \times 32$ ビット（8行32列を意味する）に設定されている。

設定項目18（不良率）においては、不良率が100%の場合に不良と判定するように設定されている。

設定項目19（認識対象不良の隣接の可否）においては、隣接を不可とするように設定されている。

設定項目20（スキャンサイズ）においては、 $8 \times 32$ ビットに設定されている。

設定項目21（不良形状判定ルール）においては、FBM-Bの縮退閾値を使用した場合の規格化された不良率によって、ライン不良（NORMAL）であるか、認識せずかを判定する。

例えば、FBM-Bの縮退閾値を使用した場合の規格化された不良率が0.75～1.25の範囲にあるときはライン不良と判定され、FBM-Bの縮退閾値を使用した場合の規格化された不良率が0～0.5の範囲にあるときは、認識せずと判定される。

【0076】

<B-2. 解析動作>

次に、図8を用いて、図9および図10～図12を参照しながら不良解析動作について説明する。なお、図10は、図1に示したLSIテスト1で検出された不良メモリの位置に関するデータを、 $x \times y = 32$ ビット $\times 32$ ビットで区分された領域にマッピングしたオリジナルのFBMを示す図であり、それぞれ異

なる2種類の不良パターンを、図10(A)、(B)にオリジナルFBM28A、オリジナルFBM28Bとして示す。

【0077】

図10(A)に示すオリジナルFBM28Aは、不良ビットがy方向に1列に連なった不良ビット列FBLが図に向かって左側端部近傍に1列に存在するパターンとなっている。

【0078】

また、図10(B)に示すオリジナルFBM28Cは、図に向かって左側に偏って不良ビットFBが点在するパターンとなっている。

【0079】

以下においては、このオリジナルFBM28Aおよび28Bについてのデータの解析動作を説明する。

【0080】

図8において、不良形状認識を開始すると、まず、半導体装置の種類に合わせ設定された図3に示す認識ルールを読み込む(ステップST21)。

【0081】

次に、図10(A)および(B)に示すオリジナルFBM28Aおよび28Bを、認識ルールの設定項目26(縮退エリア)に設定された縮退エリアの数値に基づいて縮退させるが、その際には設定項目27に設定された複数の縮退閾値を指標として複数の縮退FBMを作成する(ステップST22)。

【0082】

ここで、図11(A)および(B)には、設定項目26で設定された縮退エリア(8×8ビット)で、設定項目27で設定されたFBM-Aの縮退閾値に基づいてオリジナルFBM28Aおよび28Bを縮退させた縮退FBM29Aおよび29Bをそれぞれ示す。

【0083】

図10(A)および(B)に示すオリジナルFBM28Aおよび28Bを8×8ビット(64ビット)ごとのエリアに縮退すると、何れも4×4のピクセルマトリックスに区分され、それらをFBM-Aの縮退閾値(1ビット)で判定する



と、ピクセルマトリックスの左側 1 列が全て不良ピクセル FPL となり、不良ピクセルを塗り潰して示すと、図面的には図 11 (A) および (B) に示すように左側 1 列が塗り潰された図となる。

【0084】

ここで、図 12 (A) および (B) には、設定項目 26 で設定された縮退エリア (8×8ビット) で、設定項目 27 で設定された FBM-B の縮退閾値に基づいてオリジナル FBM 28A および 28B を縮退させた縮退 FBM 30A および 30B をそれぞれ示す。

【0085】

図 10 (A) および (B) に示すオリジナル FBM 28A および 28B を 8×8ビット (64ビット) ごとのエリアに縮退すると、何れも 4×4 のピクセルマトリックスに区分され、それらを FBM-B の縮退閾値 (5ビット) で縮退すると、2個以上の不良ビットを有したピクセルは存在しないので、ピクセルマトリックスの全てはバスピクセル PP となる。

【0086】

次に、認識ルールの設定項目 16 (認識対象不良の認識順序) での設定に基づいて認識対象不良として、1 番目にライン不良 (A-Line-Fail) を選択する (ステップ ST 23)。

【0087】

その後、認識ルールの設定項目 15 (スキャン対象縮退 FBM 名) での設定に基づいて FBM-A の縮退閾値で判定した縮退 FBM 29A および 29B を選択し、設定項目 17 (不良サイズ) での設定に基づいて、縮退 FBM 29A および 29B の領域のうち、8×32ビットの領域を選択する (ステップ ST 24)。

【0088】

次に、ステップ ST 24 において選択した領域内の不良率を計算する (ステップ ST 25)。

【0089】

図 11 (A) および (B) に示す縮退 FBM 29A においては、不良ピクセル数は 4 ピクセルであり、設定項目 17 で設定した不良サイズ (8×32ビット)

に合致するピクセル数も4ピクセルであるので、不良率は100%となる。

【0090】

そして、設定項目18において設定した不良率(100%)と、設定項目19(認識対象不良の隣接の可否)での設定(隣接不可)に基づいて、ステップST24において選択した領域内の不良ピクセルを判定し、両判定条件を満たしている場合は、上記領域内の不良ピクセルを認識対象不良として認識(推定)し、次のステップST27に進み、満たしていない場合はステップST29に進む(ステップST26)。

【0091】

ここで、図11(A)および(B)に示す縮退FBM29Aおよび29Bの不良率は何れも100%であり、設定項目18において設定した不良率を満たしており、また設定項目19においては隣接不可が設定されているが、不良ピクセル領域に対応する8×32ビットで規定される領域の外部においては何れの不良ピクセルFPLも隣接して存在していないのでステップST27に進む。

【0092】

ステップST27では、FBM-Aの縮退閾値以外で縮退された、他の縮退FBMについても、ステップST24において選択した領域内での不良率を計算し、ステップST25で計算した不良率で規格化する。

【0093】

ここで、図12(A)に示す縮退FBM30においては、不良ピクセル数は4ピクセルであり、設定項目17で設定した不良サイズ(8×32ビット)に合致するピクセル数も4ピクセルであるので、不良率は100%となり、ステップST25で計算した縮退FBM29Aの不良率100%で規格化すると、1となる。

【0094】

図12(B)に示す縮退FBM30Bにおいては、不良ピクセル数は0であるので、不良率は0%となり、縮退FBM29Bの不良率100%で規格化すると、0となる。

【0095】

次に、図9に示す認識ルールの設定項目21（FBM-Aの縮退閾値以外で縮退させた、他の縮退FBMについての不良率に基づく不良形状判定ルール）に基づいて、これまでに認識した不良を再認識（特定）する（ステップST28）。

【0096】

すなわち、図10（A）に示すオリジナルFBM28Aは、FBM-Bの縮退閾値で縮退させた場合の規格化された不良率は1であるので、設定項目21におけるFBM-Bの規格化された不良率による判定ルールに基づけば、ライン不良（NORMAL）として再認識（特定）されることになる。

【0097】

また、図10（B）に示すオリジナルFBM28Bは、FBM-Bの縮退閾値で縮退させた場合の規格化された不良率は0であるので、認識せず（NOT RECOGNIZE）と判定される。

【0098】

以後、ステップST29～ST33の動作は実施の形態1におけるステップST9～ST13（図2参照）の動作と同じであり、説明は省略する。

【0099】

### ＜B-3. 作用効果＞

以上説明した実施の形態2の不良解析方法によれば、縮退条件として、縮退閾値の異なる複数の縮退FBMを作成し、それぞれの不良率に基づいて不良形状を判定するので、不良密度を考慮した認識が可能となり、1種類の縮退条件で作成された縮退FBMの不良率だけで不良形状を判定する場合に比べて、不良形状の誤認が減少し、不良形状の分類の精度が向上する。

【0100】

### ＜C. 実施の形態3＞

以上説明した実施の形態1においては、縮退エリアの大きさを変えて複数の縮退FBMを形成し、実施の形態2において縮退エリアは同じで、縮退閾値を変えて複数の縮退FBMを形成し、それらを用いて不良形状を特定する不良解析方法について説明したが、本発明に係る実施の形態3においては、縮退エリアの大きさおよび縮退閾値を共に変更可能とした場合の不良解析方法について説明する。

## 【0101】

図13は本発明に係る不良解析方法の実施の形態3を説明するフローチャートであり、図14は本実施の形態における不良解析方法を実行する際の不良形状の認識ルールの一例を示す図である。

## 【0102】

## &lt;C-1. 認識ルール&gt;

まず、図14を用いて不良形状の認識ルールについて説明する。

基本的には、図3を用いて説明した実施の形態1の認識ルールと同じ設定になっているが、図3の設定項目13の代わりに、縮退エリアおよび縮退閾値の組み合わせの設定項目31を有している。

## 【0103】

すなわち、本例では縮退条件として縮退エリアおよび縮退閾値の組み合わせを使用し、FBM-A（縮退エリア8×8ビット、縮退閾値1ビット）、FBM-B（縮退エリア1×32ビット、縮退閾値1ビット）、FBM-C（縮退エリア32×1ビット、縮退閾値1）、FBM-D（縮退エリア8×8ビット、縮退閾値8ビット）の4種類が設定されている。

## 【0104】

また、設定項目21（不良形状判定ルール）においては、スキャン対象縮退FBM以外、すなわちFBM-Aの縮退エリアおよび縮退閾値で縮退させた、他の縮退FBMについての規格化された不良率に基づく不良形状判定ルールの設定項目であり、ブロック不良（NORMAL）については、FBM-B～FBM-Dの縮退エリアおよび縮退閾値で縮退させた場合の規格化された不良率によって判定するようになっている。

## 【0105】

例えば、FBM-B～FBM-Dの縮退エリアで縮退させた場合の規格化された不良率が、共に0.75～1.25の範囲にあるときはブロック不良と判定される。

## 【0106】

また、FBM-Dの縮退閾値を使用した場合の規格化された不良率によって、

不良を認識しない場合を判定するようになっている。

【0107】

例えば、FBM-Dの縮退閾値を使用した場合の規格化された不良率が0～0.5の範囲にあるときは、不良を認識せずと判定される。

【0108】

なお、x方向に配列されたライン不良(X-Line)、y方向に配列されたライン不良(Y-Line)の何れであるかの判定ルールは実施の形態1の認識ルールと同じである。

【0109】

また、その他の設定項目14～20の設定内容は実施の形態1の認識ルールと同じである。

【0110】

<C-2. 解析動作>

図13に示すフローチャートのステップST41～ST53による不良解析動作は、基本的には図2に示すフローチャートのステップST1～ST13と同じであり、異なるのは、ステップST42においては、オリジナルFBMの縮退が、設定項目31(縮退エリア)に設定された複数の縮退エリアおよび縮退閾値の組の数値に基づいて行われる点と、ステップST48における不良の再認識において使用される不良形状判定ルールが、FBM-Dの縮退閾値が加わった分だけ複雑になっている点である。

【0111】

なお、図14に示す不良形状の認識ルールでは、FBM-Dを縮退エリア8×8ビット、縮退閾値8ビットとしたが、これは縮退エリアと縮退閾値の組み合わせの一例であり、FBM-A～FBM-Cの縮退条件とは異なる条件を採用することで、特定可能な不良形状の種類が増えることを示すものである。例えばFBM-A～FBM-Cの縮退条件を補完するような条件を採用すれば、FBM-A～FBM-Cの縮退条件では特定できなかった不良形状を特定できる。

【0112】

<C-3. 作用効果>

以上説明した実施の形態3の不良解析方法によれば、縮退条件として、縮退エリアおよび縮退閾値の異なる複数の縮退FBMを作成し、それぞれの不良率に基づいて不良形状を判定するので、縮退条件が縮退エリアだけ、あるいは縮退閾値だけの場合に比べて、さらに多くの種類の不良形状を特定でき、不良形状の分類の精度が向上する。

## 【0113】

## &lt;D. 実施の形態4&gt;

## &lt;D-1. 縮退閾値の導出動作&gt;

以上説明した実施の形態2および3においては、縮退閾値を用いてオリジナルFBMを縮退させる例について説明したが、縮退閾値は不良パターンの形状によって適切な値を設定しなければならない。実施の形態2および3では、予め設定した縮退閾値を使用していたが、本実施の形態においては、不良パターンの形状に基づいて適切な縮退閾値を自動的に取得する方法について、図15～図18を用いて説明する。

## 【0114】

図15は、図1に示したLSIテスト1で検出された不良メモリセルの位置に関するデータを、 $x \times y = 32 \text{ ビット} \times 32 \text{ ビット}$ で区分された領域にマッピングしたオリジナルのFBMを示す図であり、それぞれ異なる2種類の不良パターンを、図15(A)、(B)にオリジナルFBM32A、オリジナルFBM32Bとして示す。

## 【0115】

図15(A)に示すオリジナルFBM32Aは、不良ビットがy方向に1列に連なった不良ビット列FBLが図に向かって左側端部近傍に1列に存在するパターンとなっている。

## 【0116】

また、図15(B)に示すオリジナルFBM32Bは、図に向かって左側に偏って不良ビットFBが点在するパターンとなっている。

## 【0117】

以下においては、このオリジナルFBM32Aおよび32Bのデータに基づい

て縮退閾値を自動的に取得する方法を、図 16 に示すフローチャートに従って説明する。

【0118】

まず、ステップ ST 61 において、オリジナル FBM 3 2 A および 3 2 B を、所定の縮退エリアに基づいて縮退させるが、その数値は、例えば図 9 を用いて説明した実施の形態 2 の認識ルールにおける設定項目 26（縮退エリア）に設定された 8×8 ビットとする。

【0119】

図 15（A）および（B）に示すオリジナル FBM 3 2 A および 3 2 B を 8×8 ビット（64 ビット）ごとのエリアに縮退すると、何れも 4×4 のピクセルマトリックスに区分される。

【0120】

次に、各ピクセル（縮退エリア）内の不良ビットの個数を計数する（ステップ ST 62）。ここで、各ピクセル内の不良ビットの個数を一覧表にしたものを図 17（A）および（B）として示す。

【0121】

図 17（A）においては、図に向かって左端の列の 4 つのピクセルには不良ビットが 8 個ずつ含まれているが、他のピクセルには不良ビットは含まれていない。

【0122】

図 17（B）においては、図に向かって左端の列のピクセルには上から 3 つ目までは不良ビットが 1 個ずつ含まれ、最下段のピクセルには不良ビットが 2 個含まれている。他のピクセルには不良ビットは含まれていない。

【0123】

次に、ステップ ST 62 において計数した各ピクセル内の不良ビットの個数に基づいて、ピクセル内に含まれる不良ビットの存在特性を取得する（ステップ ST 63）。

【0124】

この動作の概念は、図 18 に示すように、1 ピクセル内に含まれる不良ビット

の個数を横軸、ピクセル数を縦軸としたグラフを作成することによって説明できる。

【0125】

すなわち、図18において、不良ビットを1個含むピクセル数は3個であり、不良ビットを2個含むピクセル数は1個であり、不良ビットを8個含むピクセル数は4個であり、不良ビットを8個含むピクセルが最も多く、次に不良ビットを1個含むピクセルが多いことがわかる。

【0126】

このグラフから不良ビットの存在特性はピクセル数0を極小値とする2次曲線で近似されるものと推定され、不良ビットの発生特性の極小値から縮退閾値を算出する(ステップST64)。

【0127】

具体的には、不良ビットの個数が1個の場合からそのピクセル数を数え、ピクセル数が0個、すなわち極小値に最初に達した際の不良ビットの個数(横軸の値)を縮退閾値として自動導出するものとする。なお、この方法で得られた縮退閾値は本例の場合は3ビットとなる。

【0128】

以上説明した、縮退閾値の導出動作は、例えば図9に示す認識ルールの作成時に実行すれば良く、設定項目27の縮退閾値の設定において、算出した縮退閾値をFBM-Bの縮退閾値として用いることができる。

【0129】

<D-2. 作用効果>

このように、ピクセル内に含まれる不良ビットの存在特性から縮退閾値を算出することで、ランダムに発生するビット不良を認識しない閾値を得ることが可能となる。

【0130】

すなわち、ブロック不良、ライン不良においては1のピクセルにおいて複数の不良ビットが存在する確率が高くなるが、ランダムに発生するビット不良では1のピクセルに複数の不良ビットが存在する確率は低くなる。従って、縮退閾値が



1よりも大きくなる可能性が高い本実施の形態の方法を採れば、ランダムに発生するビット不良については認識しなくなり、ブロック不良やライン不良のみを認識するための不良解析方法に適した縮退閾値を自動的に得ることができる。

# 【0131】

## < E. 不良解析方法の実現例 >

以上説明した本発明に係る不良解析方法の実現にあたっては、例えば図19に示すようなコンピュータシステムを利用すれば良い。

# 【0132】

すなわち、図1に示すデータ解析用EWS2は、図197に示すようなコンピュータシステムによって構成される。

# 【0133】

図19においてデータ解析用EWS2は、コンピュータ本体101、ディスプレイ装置102、磁気テープ104が装着される磁気テープ装置103、キーボード105、マウス106、CD-ROM (Compact DISC-READ ONLY MEMORY) 108が装着されるCD-ROM装置107、および通信モデム109を備えている。なお、記録媒体として、磁気テープやCD-ROM以外のものを使用できる構成であっても良いことは言うまでもない。

# 【0134】

図2、図8および図13に示すフローチャートを用いて説明した本発明に係る不良解析方法は、コンピュータプログラムをコンピュータ上で実行することにより実現することができ、その場合は当該プログラムは磁気テープ104あるいはCD-ROM108等の記録媒体によって供給される。また、当プログラムは信号の形態で通信路上を伝搬させ、またさらに記録媒体にダウンロードさせることができる。

# 【0135】

本発明に係る不良解析方法を実現するプログラム（不良解析プログラムと呼称）は、コンピュータ本体101で実行され、操作者はディスプレイ装置102を見ながらキーボード105またはマウス106を操作することによって不良解析を行う。また、不良解析プログラムは、他のコンピュータから通信回線を経由し

て通信モデム109を介してコンピュータ本体101に供給するようにしても良い。

【0136】

図20に、図19に示すコンピュータシステムの構成をブロック図として示す。図19に示したコンピュータ本体101は、CPU (CENTRAL PROCESSING UNIT) 200、ROM (READ ONLY MEMORY) 201、RAM (RANDOM ACCESS MEMORY) 202、およびハードディスク203を有している。

【0137】

CPU200は、ディスプレイ装置102、磁気テープ装置103、キーボード105、マウス106、CD-ROM装置107、通信モデム109、ROM201、RAM202、ハードディスク203との間でデータを入出力しながら処理を行う。

【0138】

磁気テープ104あるいはCD-ROM108等の記録媒体に記録された不良解析プログラムは、CPU200によって一旦、ハードディスク203に格納される。CPU200はハードディスク203から適宜、不良解析プログラムをRAM202にロードして実行することで不良解析を行う。

【0139】

なお、以上説明したコンピュータシステムは一例であり、不良解析プログラムを実行できるのであればこれに限定されるものではない。

【0140】

また、実施の形態4として図16に示すフローチャートを用いて説明した縮退閾値の導出プログラムも上記コンピュータシステムによって実現できることは言うまでもない。

【0141】

【発明の効果】

本発明に係る請求項1記載の不良解析方法によれば、縮退条件として、縮退エリアの異なる複数の縮退フェイルビットマップを作成し、それぞれの不良率に基づいて不良形状を特定するので、1種類の縮退条件で形成された縮退FBMの不

良率だけで不良形状を特定する場合に比べて、より多くの種類の不良形状を特定でき、不良形状の分類の精度が向上する。

【0142】

本発明に係る請求項2記載の不良解析方法によれば、縮退条件として、縮退閾値の異なる複数の縮退FBMを作成し、それぞれの不良率に基づいて不良形状を判定するので、不良密度を考慮した認識が可能となり、1種類の縮退条件で作成された縮退FBMの不良率だけで不良形状を判定する場合に比べて、不良形状の誤認が減少し、不良形状の分類の精度が向上する。

【0143】

本発明に係る請求項3記載の不良解析方法によれば、縮退条件として、縮退エリアおよび縮退閾値の異なる複数の縮退FBMを作成し、それぞれの不良率に基づいて不良形状を判定するので、縮退条件が縮退エリアだけ、あるいは縮退閾値だけの場合に比べて、さらに多くの種類の不良形状を特定でき、不良形状の分類の精度が向上する。

【0144】

本発明に係る請求項4記載の不良解析方法によれば、規格化された不良率を不良形状判定ルールと照合して不良形状を特定するので、不良形状判定ルールの設定値が単純なものとなり、不良形状判定ルールを設定を容易にできる。

【0145】

本発明に係る請求項5記載の不良解析方法によれば、例えば、所定領域外の不良ピクセルとの隣接がない場合にはライン不良であることを推定でき、所定領域外の不良ピクセルとの隣接がある場合にはブロック不良あるいはビット不良であることを推定でき、不良形状の推定精度を高めることができる。

【0146】

本発明に係る請求項6記載の記録媒体によれば、1種類の縮退条件で形成された縮退FBMの不良率だけで不良形状を特定する場合に比べて、より多くの種類の不良形状を特定でき、不良形状の分類の精度を向上させた不良解析方法を実現できる。

【0147】

本発明に係る請求項 7 記載の縮退閾値の導出方法によれば、ピクセル内に含まれる不良ビットの存在特性から縮退閾値を算出することで、ランダムに発生するビット不良を認識しない閾値を得ることが可能となる。

【0148】

本発明に係る請求項 8 記載の縮退閾値の導出方法によれば、不良ビットの存在特性から縮退閾値を具体的に算出することができる。

【0149】

本発明に係る請求項 9 記載の記録媒体によれば、ランダムに発生するビット不良を認識しない閾値を自動的に得る縮退閾値の導出方法を実現できる。

【図面の簡単な説明】

【図 1】 本発明に係る不良解析方法を実行するためのシステム構成を示す図である。

【図 2】 本発明に係る実施の形態 1 の不良解析方法を説明するフローチャートである。

【図 3】 本発明に係る実施の形態 1 の不良解析方法に使用される認識ルールの一例を示す図である。

【図 4】 本発明に係る実施の形態 1 の不良解析方法を説明するオリジナル FBM を示す図である。

【図 5】 本発明に係る実施の形態 1 の不良解析方法を説明する縮退 FBM を示す図である。

【図 6】 本発明に係る実施の形態 1 の不良解析方法を説明する縮退 FBM を示す図である。

【図 7】 本発明に係る実施の形態 1 の不良解析方法を説明する縮退 FBM を示す図である。

【図 8】 本発明に係る実施の形態 2 の不良解析方法を説明するフローチャートである。

【図 9】 本発明に係る実施の形態 2 の不良解析方法に使用される認識ルールの一例を示す図である。

【図 10】 本発明に係る実施の形態 2 の不良解析方法を説明するオリジナ

ルFBMを示す図である。

【図11】 本発明に係る実施の形態2の不良解析方法を説明する縮退FBMを示す図である。

【図12】 本発明に係る実施の形態2の不良解析方法を説明する縮退FBMを示す図である。

【図13】 本発明に係る実施の形態3の不良解析方法を説明するフローチャートである。

【図14】 本発明に係る実施の形態3の不良解析方法に使用される認識ルールの一例を示す図である。

【図15】 本発明に係る実施の形態4の縮退閾値の導出方法を説明するオリジナルFBMを示す図である。

【図16】 本発明に係る実施の形態4の縮退閾値の導出方法を説明するフローチャートである。

【図17】 本発明に係る実施の形態4の縮退閾値の導出方法を説明する図である。

【図18】 本発明に係る実施の形態4の縮退閾値の導出方法を説明する図である。

【図19】 本発明に係る不良解析方法を実現するコンピュータシステムの外観図である。

【図20】 本発明に係る不良解析方法を実現するコンピュータシステムの構成を示す図である。

【図21】 従来の不良解析方法の問題点を説明するオリジナルFBMを示す図である。

【図22】 従来の不良解析方法の問題点を説明する縮退FBMを示す図である。

【図23】 従来の不良解析方法の問題点を説明する縮退FBMを示す図である。

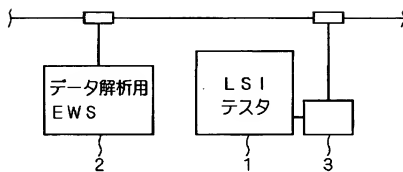
【符号の説明】

FB 不良ビット、FBL 不良ビット列、FPL 不良ピクセル。

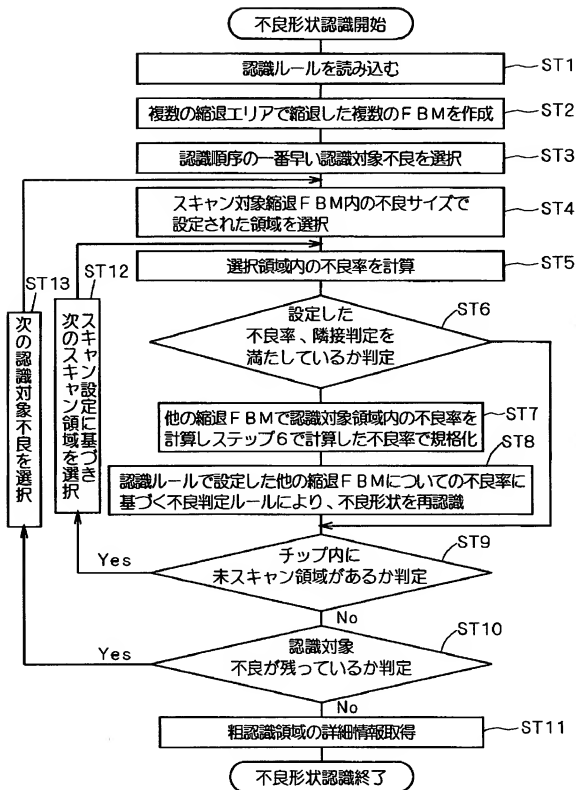
【書類名】

図面

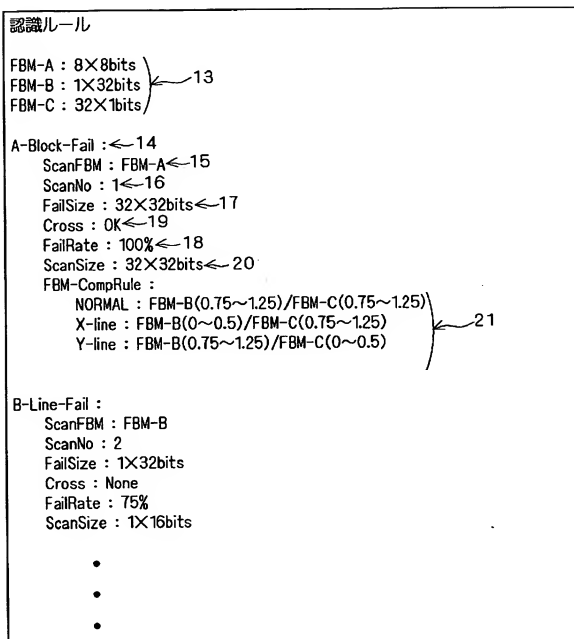
【図 1】



【図 2】

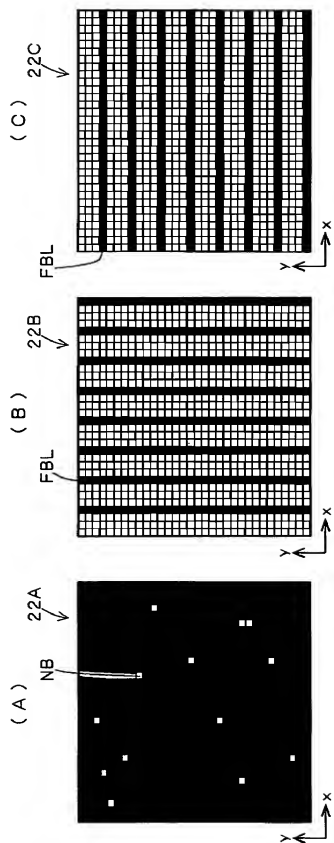


【図3】



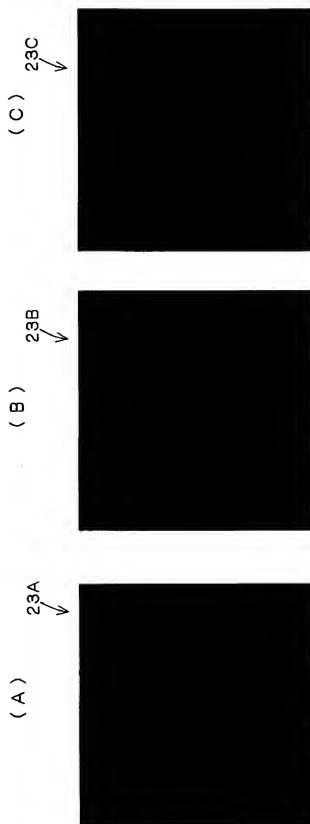


【図4】

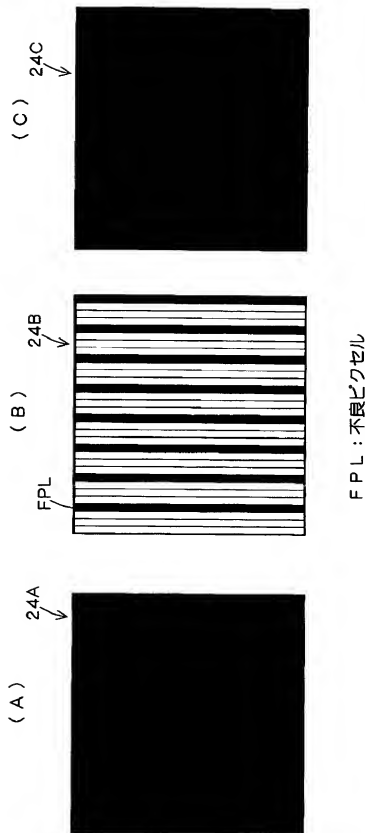


FBL : 不良ビット列

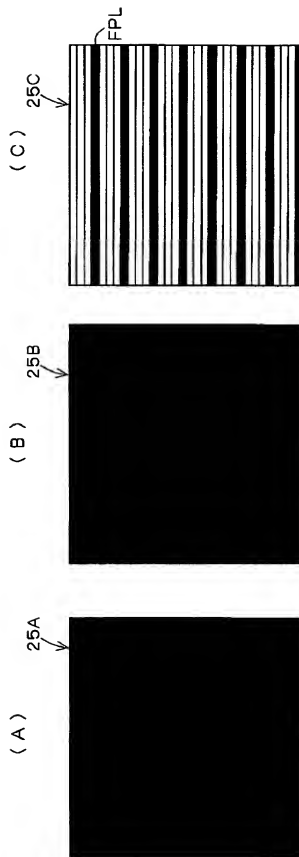
【図5】



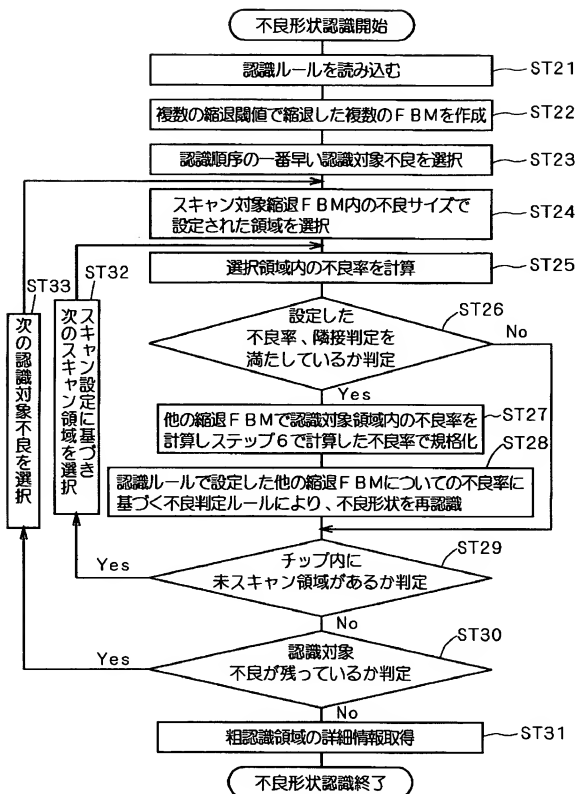
【図6】



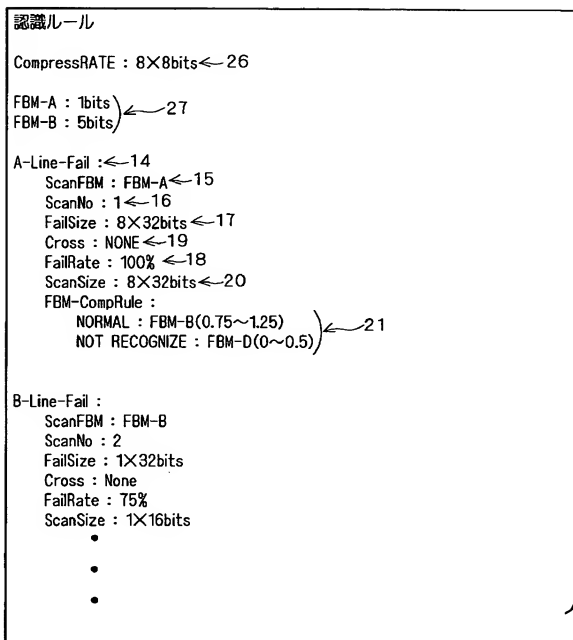
【図7】



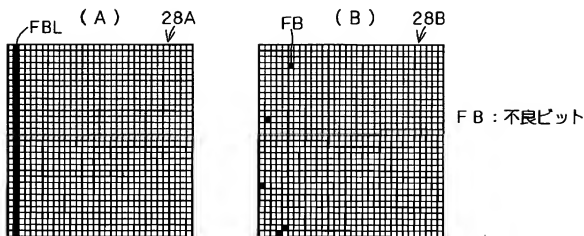
【図 8】



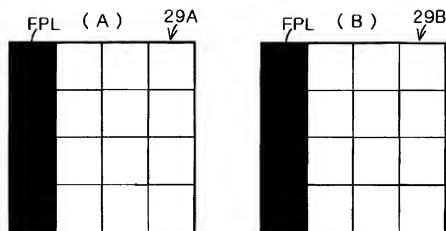
【図9】



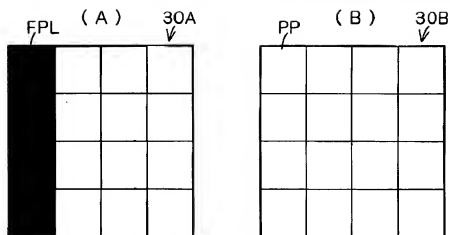
【図 10】



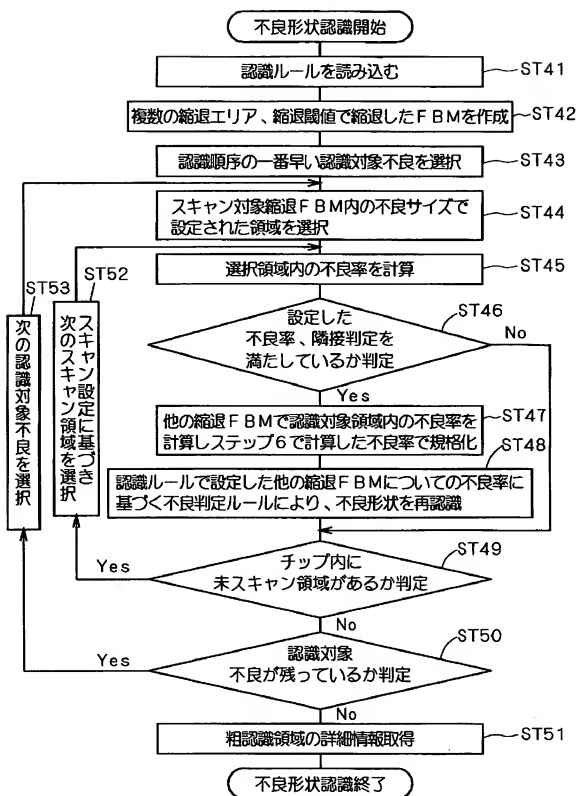
【図 11】



【図 12】

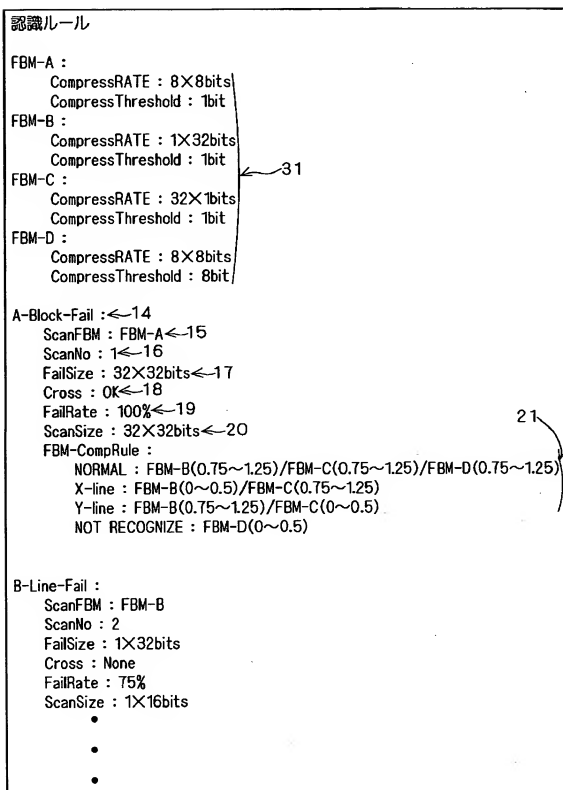


【図 13】

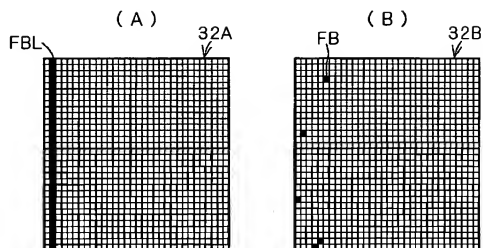




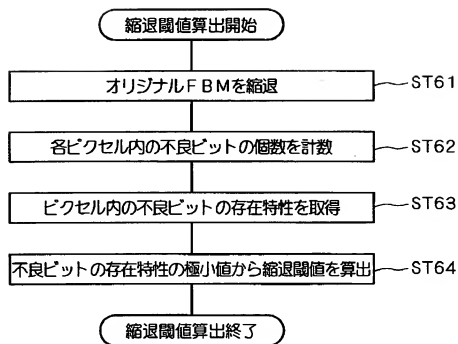
【図 14】



【図 15】



【図 16】

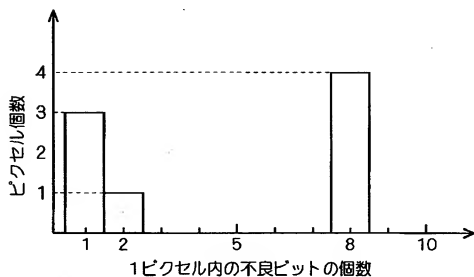


【図 17】

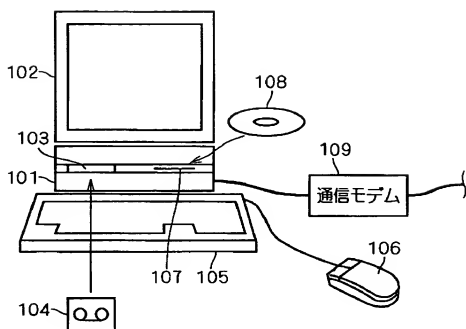
8	0	0	0
8	0	0	0
8	0	0	0
8	0	0	0

1	0	0	0
1	0	0	0
1	0	0	0
2	0	0	0

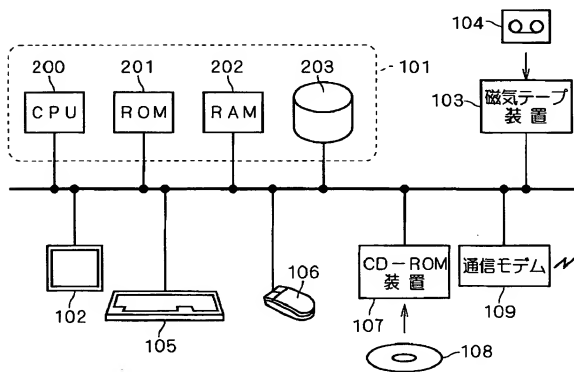
【図 18】



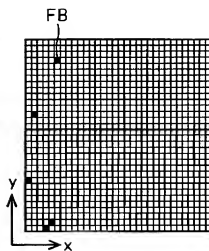
【図19】



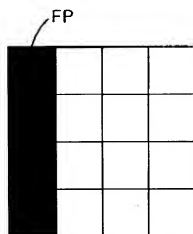
【図20】



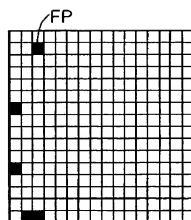
【図21】



【図22】



【図 23】



【書類名】 要約書

【要約】

【課題】 不良形状の誤認を防止して、不良形状を高精度で認識、分類できる不良解析方法および、そのプログラムを記録した記録媒体と、不良解析方法に使用される縮退閾値の導出方法および、そのプログラムを記録した記録媒体を提供する。

【解決手段】 認識ルールを読み込んで（ST1）複数の縮退FBMを作成し（ST2）、認識対象不良を選択（ST3）した後、不良サイズの設定に基づいて所定領域を選択し（ST4）、所定領域内の不良率を計算する（ST5）。続いて不良率条件と認識対象不良の隣接の可否条件に基づいて認識対象不良を推定し（ST6）、残りの縮退FBMについての不良率を計算して規格化する（ST7）。そして、残りの縮退FBMについての不良率を不良形状判定ルールと照合して不良形状を特定する。

【選択図】 図2

出 願 人 履 歴 情 報

識別番号 [000006013]

1. 変更年月日 1990年 8月24日  
[変更理由] 新規登録  
住 所 東京都千代田区丸の内2丁目2番3号  
氏 名 三菱電機株式会社